

CD9013 Rev.A

— FPGA 教育キット CD9013 シリーズユーザーズマニュアル—

平成 12 年 6 月 15 日

コーダ電子株式会社

Coder Electronics Corporation

安全にお使いいただくために

危険 付属の AC アダプタを分解しないでください。感電の恐れがあります。

危険 ケースを分解しないでください。怪我の恐れがあります。

注意 装置の性格上、電子部品が露出している部分があります。不用意に触れると怪我や故障の原因となります。

CD9013 Rev.A

目次

1	概要	4
2	お使いになる前に	5
2.1	附属品の確認	5
3	基礎知識	6
3.1	各部の名称と機能	6
3.2	ケースおよび附属品	6
3.3	ボード上の部品レイアウト	7
3.4	AC 電源アダプタ	7
3.5	CD9013 取り扱い上の注意点	8
4	CD9013 を操作する	9
4.1	パーソナルコンピュータとのケーブル接続	9
4.2	ターミナルソフトウェアの起動	9
4.3	電源を投入するとどうなるか	10
4.4	ハードウェアの基本的な操作	11
4.4.1	コードメモリの操作をするには	11
4.4.2	データメモリの操作をするには	11
4.4.3	FPGA のリセット	11
4.4.4	クロックの選択	11
4.4.5	7セグメント LED	12
4.4.6	トグルスイッチ/LED	12
4.4.7	ロジックアナライザのプロープ用コネクタ	13
4.5	ソフトウェアの基本的な操作	15
4.5.1	コマンド一覧	15
4.5.2	FPGA コンフィギュレーションファイルの書き込み	16
4.5.3	パーソナルコンピュータから CD9013 のデータメモリへの書き込み	17
4.5.4	メモリの操作コマンド	18
4.5.5	FPGA のピンの状態をモニタする	19
5	FPGA を設計する場合	20
6	参考外形図	22
7	基本仕様	23
8	お問い合わせ先	24

1 概要

本製品¹は、大学の理工学コースや企業における論理回路設計の学習のために企画されました。本製品には次のような特徴があります。

- 本キットにはアルテラ社製 FPGA10K10 を搭載しております。
- EIA232E(RS232C) ポートを装備しており、パーソナルコンピュータ上で生成した回路情報² を FPGA にダウンロードし、動作させることができます。
- ボード上には、2 系統スタティック RAM が実装されており、マイクロプロセッサ/高度なステートマシンなどの回路も動作させることができます。
- FPGA やスタティック RAM の各ピンにはピンヘッドが実装されており、ロジックアナライザ³ やオシロスコープなどで容易に信号を観測することができます。
- ボード上には、7 セグメント LED/LED などが実装されており、ユーザーが定義して自由に表示することができます。
- ボード上には、トグルスイッチ/プッシュスイッチが実装されており、ユーザーが定義して信号源とすることができます。
- ボードは蓋付きのケースに格納されており、収納にも場所を取りません。

¹ 東海大学工学部通信工学科清水研究室と共同で開発されました。

² 本キットには論理合成ツール、回路図エディタおよびパーソナルコンピュータは付属しておりません。別途ご用意ください。

³ Hewlett Packard 社製 HP16500 シリーズのプロープ (HP01659-63203) が直接接続できるヘッドが用意されています。

2 お使いになる前に

2.1 付属品の確認

CD9013 のパッケージには以下のものが含まれています。

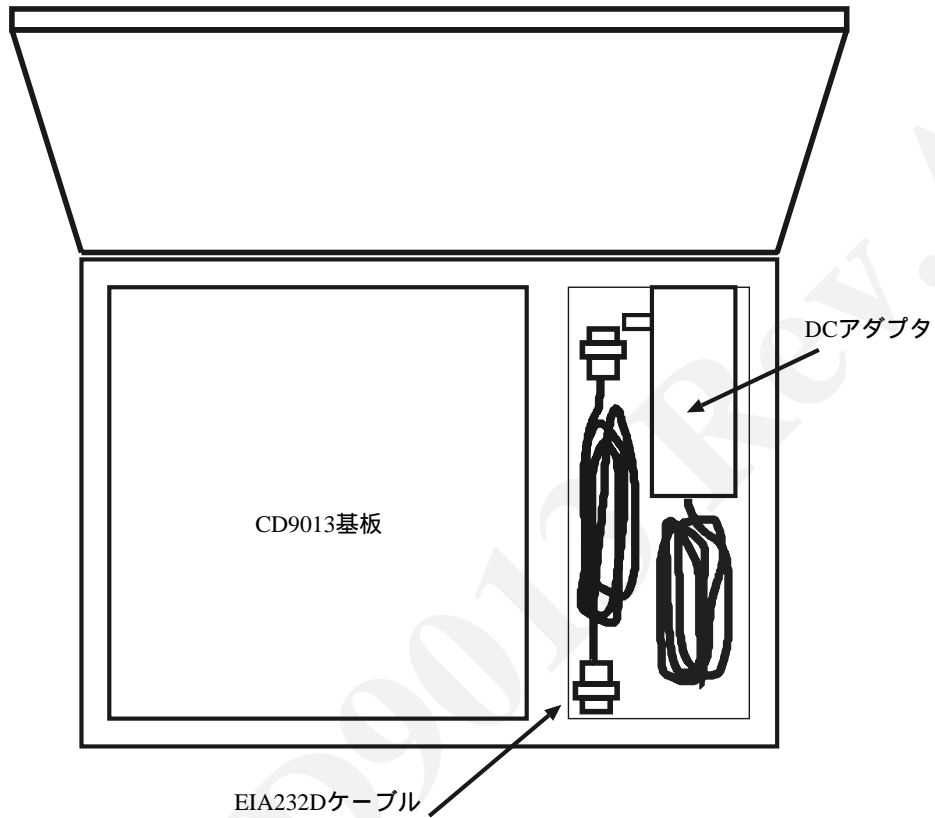
- CD9013 本体
- AC アダプタ
- Dsub9 ピン EIA232D クロスケーブル
- ユーザーズマニュアル

CD9013 Rev.A

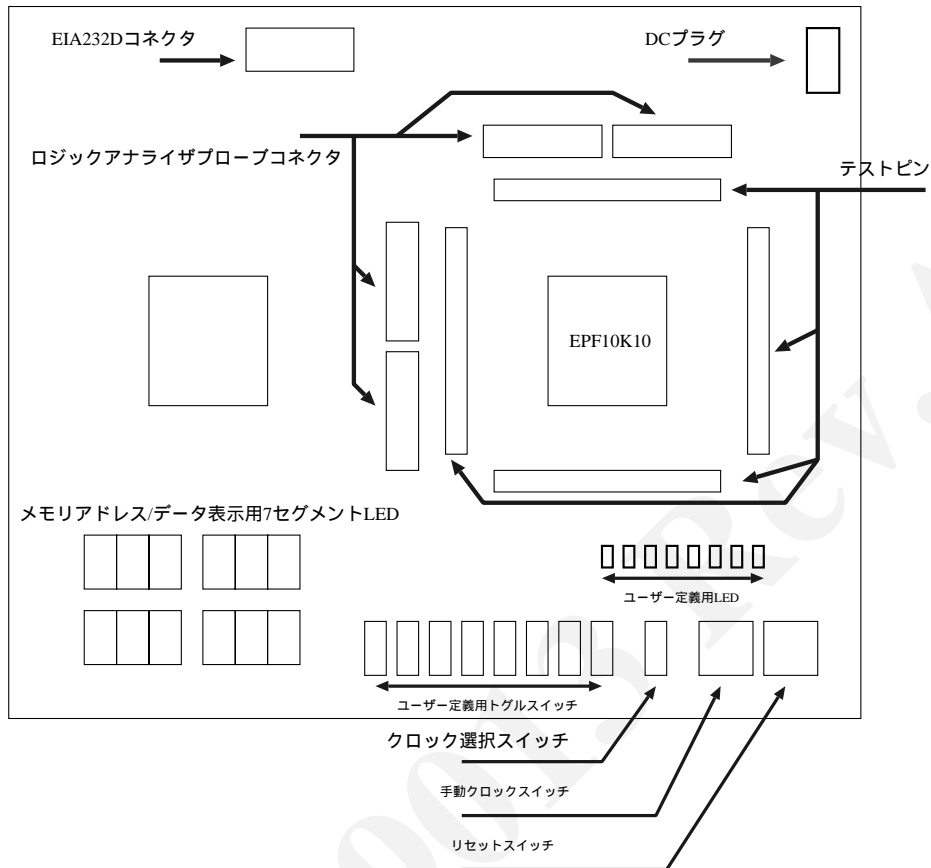
3 基礎知識

3.1 各部の名称と機能

3.2 ケースおよび付属品



3.3 ボード上の部品レイアウト



3.4 AC 電源アダプタ

AC アダプタは、CD9013 に電力を供給するためのものです。AC アダプタを CD9013 に接続し、電源プラグをコンセントに差し込むと CD9013 は動作を始めます。

注意 この AC アダプタは日本国内で使用するためのものです。日本国外では使用できません。

3.5 CD9013 取り扱い上の注意点

CD9013 は精密な機器です。取り扱いには十分な注意が必要です。以下の点に注意してください。

- CD9013 に衝撃を与えない。
- CD9013 の上に重いものを置かない。
- 高温多湿で動作させたり、保管したりしない。
- 清掃する場合には、中性洗剤を含ませた柔らかい布で拭く。シンナーなどの有機溶材は使用しない。
- 不用意に基板上の部品に触れない。感電や誤動作の恐れがあります。

4 CD9013 を操作する

4.1 パーソナルコンピュータとのケーブル接続

パーソナルコンピュータのシリアルポートと CD9013 の CN-5 を付属のケーブルで接続します。このケーブルを通して、CD9013 を操作したり、FPGA のプログラムを行ないます。

4.2 ターミナルソフトウェアの起動

パーソナルコンピュータ上でターミナルプログラムを起動⁴します。

ターミナルの通信条件は、9600bps-8Bit-NonParity-1StopBit に設定してください。

⁴ターミナルプログラムのインストールの仕方や起動の仕方はそれぞれのマニュアルを参照してください。

4.3 電源を投入するとどうなるか

AC アダプタのジャックを CD9013 に接続し,AC プラグをコンセントに差し込むと,ターミナル上に以下のようなメッセージが表示されます.

```
FPGA Training Kit - Version 1.0  
Copyright (C) 1997, Coder Electronics Corporation.  
>
```

このメッセージが表示されない場合には,次のことをチェックしてください.

- 電源プラグは正しくコンセントに差し込んであるか?
- AC アダプタの DC プラグは正しくささっているか?
- パーソナルコンピュータと CD9013 は正しく接続されているか?
- ターミナルプログラムは正しく設定されているか?

4.4 ハードウェアの基本的な操作

ここでは、CD9013 に用意されている LED やスイッチについて説明します。

4.4.1 コードメモリの操作をするには

パーソナルコンピュータ側から CD9013 上のコードメモリを任意に書き換えることができます。ただし、FPGA 側が動作している場合には、パーソナルコンピュータ側からのアクセスが優先されるために動作に問題が起きる可能性があります。CLOCK_SELECT スイッチ (SW11) を SW 側に倒してクロックを停止させてから操作を行なうことを推奨します。

4.4.2 データメモリの操作をするには

パーソナルコンピュータ側から CD9013 上のコードメモリを任意に書き換えることができます。ただし、FPGA 側が動作している場合には、パーソナルコンピュータ側からのアクセスが優先されるために動作に問題が起きる可能性があります。CLOCK_SELECT スイッチ (SW11) を SW 側に倒してクロックを停止させてから操作を行なうことを推奨します。

4.4.3 FPGA のリセット

FPGA にリセットをかけるためのスイッチとして RESET スイッチ (SW9) が用意されています。ただし、この信号線はユーザー IO ピンに接続されているだけですから、ユーザーはこのピンを使用してリセットをかけるための論理を定義する必要があります。

4.4.4 クロックの選択

CLOCK_SELECT スイッチ (SW11) を使って FPGA に入力するクロック信号を切替えることができます。

OSC 側に倒した場合には、ボード上のクロックオシレータの出力を 2 分周した 10MHz のクロックが FPGA に入力されます。SW 側に倒した場合には、CLOCK スイッチ (SW10) をユーザーが押す⁵ことによってクロックを発生します。

⁵チャタリング防止用のフィルタが入っていますから、チャタリングは発生しません。

4.4.5 7セグメント LED

FPGA のアドレスバス/データバスに出力された信号を 16 進表示します。データは、メモリに対する Read/Write ストロープの立ち上がりエッジでサンプリングされます。データを出力しただけでは表示が更新されないことに注意してください。

4.4.6 トグルスイッチ/LED

基板には 8 個のトグルスイッチと 8 個の LED が用意されています。各信号は FPGA の IO ピンに接続されますから、簡単な論理を組んで実験する場合や、ユーザーが実装したプロセッサの制御スイッチ/ステータス LED として利用できます。

4.4.7 ロジックアナライザのプロープ用コネクタ

基板には、ロジックアナライザのプロープ用コネクタ⁶が用意されており、コードメモリのアドレス/データバス、データメモリのアドレス/データバスを容易に観測することができます。

CN-1 コードメモリのデータバス

N.C.	1	2	N.C.
CLK(R+W)	3	4	DATA15
DATA14	5	6	DATA13
DATA12	7	8	DATA11
DATA10	9	10	DATA9
DATA8	11	12	DATA7
DATA6	13	14	DATA5
DATA4	15	16	DATA3
DATA2	17	18	DATA1
DATA0	19	20	GND

CN-3 コードメモリのアドレスバス

N.C.	1	2	N.C.
CLK(R+W)	3	4	N.C.
Read Strobe	5	6	Write Strobe
N.C.	7	8	ADDRESS11
ADDRESS10	9	10	ADDRESS9
ADDRESS8	11	12	ADDRESS7
ADDRESS6	13	14	ADDRESS5
ADDRESS4	15	16	ADDRESS3
ADDRESS2	17	18	ADDRESS1
ADDRESS0	19	20	GND

⁶信号線はロジックアナライザで設定しやすい配列になっています。

CN-2 データメモリのデータバス

N.C.	1	2	N.C.
CLK(R+W)	3	4	DATA15
DATA14	5	6	DATA13
DATA12	7	8	DATA11
DATA10	9	10	DATA9
DATA8	11	12	DATA7
DATA6	13	14	DATA5
DATA4	15	16	DATA3
DATA2	17	18	DATA1
DATA0	19	20	GND

CN-4 データメモリのアドレスバス

N.C.	1	2	N.C.
CLK(R+W)	3	4	N.C.
Read Strobe	5	6	Write Strobe
N.C.	7	8	ADDRESS11
ADDRESS10	9	10	ADDRESS9
ADDRESS8	11	12	ADDRESS7
ADDRESS6	13	14	ADDRESS5
ADDRESS4	15	16	ADDRESS3
ADDRESS2	17	18	ADDRESS1
ADDRESS0	19	20	GND

4.5 ソフトウェアの基本的な操作

4.5.1 コマンド一覧

CD9013 に搭載されているモニタプログラムには次のようなコマンドが用意されています。

CD9013 制御コマンド	
コマンド名	説明
conf	パーソナルコンピュータから CD9013 上の FPGA にプログラムします。
cmem	パーソナルコンピュータから CD9013 上のコードメモリにデータを転送します。データ形式はバイナリ形式です。有効なサイズは 256Word です。サイズを超えたデータは切り捨てられます。
dmem	パーソナルコンピュータから CD9013 上のデータメモリにデータを転送します。データ形式はバイナリ形式です。有効なサイズは 256Word です。サイズを超えたデータは切り捨てられます。
radix [Radix]	ユーザーが入力する数値の基数を変更します。Radix が省略された場合には現在の基数を 10 進表示します。
コードメモリに対するコマンド	
コマンド名	説明
cd [start[end]]	start で指定されたアドレスから end で指定されたアドレスまでダンプします。end が省略された場合は、16Word 分ダンプします。start が省略された場合には前回の次のアドレスから 16Word 分ダンプします。
cdb [start[end]]	cd コマンドと同じですが、2 進数で表示します。
ce [start]	start で指定されたアドレスから Word 単位で書き込みを行いません。数値を入力せずにリターンキーを押すと終了します。start が省略された場合には前回の次のアドレスから入力待ちになります。
データメモリに対するコマンド	
コマンド名	説明
dd [start[end]]	start で指定されたアドレスから end で指定されたアドレスまでダンプします。end が省略された場合は、16Word 分ダンプします。start が省略された場合には前回の次のアドレスから 16Word 分ダンプします。
ddb [start[end]]	dd コマンドと同じですが、2 進数で表示します。
de [start]	start で指定されたアドレスから Word 単位で書き込みを行いません。数値を入力せずにリターンキーを押すと終了します。start が省略された場合には前回の次のアドレスから入力待ちになります。
FPGA の状態をモニタするコマンド	
コマンド名	説明
pin PinNumber...	FPGA の PinNumber で指定されたピンの状態を表示します。表示の意味については、後の使い方の頁を参照して下さい。
stat	FPGA がコンフィギュレーションされているかどうかを表示します。flex is configured が flex is not configured が表示されます。
reset	FPGA をプログラムされていない状態にします。ユーザーが定義した回路が制御不能になった場合に使用します。

4.5.2 FPGA コンフィギュレーションファイルの書き込み

ユーザーが作成した FPGA コンフィギュレーションファイルを CD9013 上で動作させるためには、次のような手順で行ないます。

注意 FPGA のコフィギュレーションファイルはシーケンシャルファイル形式のみサポートしています。

転送コマンドの入力 conf コマンドを入力すると次のようなデータ受信待機状態になります。

```
> conf
ready for xmodem receive
send several C-x (CAN) characters to cancel
CC
```

ターミナルプログラムのファイル転送メニューから XMODEM⁷で送信してください。

```
> conf
ready for xmodem receive
send several C-x (CAN) characters to cancel
CC
```

転送が終了すると、直ちに FPGA に対するプログラムを行ないます。プログラムが終了すると次のような画面が表示されます。

```
> conf
ready for xmodem receive
send several C-x (CAN) characters to cancel
CC
(149/14751) 1% <-- プログラムが完了したバイト数を表示します。
configuration has done
```

これで、ユーザーが転送したコンフィギュレーションファイルのプログラムが終了しました。

⁷XMODEM-CRC(128/1024),XMODEM-checksum(128/1024) をサポートしています。

4.5.3 パーソナルコンピュータから CD9013 のデータメモリへの書き込み

ユーザーがパーソナルコンピュータで作成した データメモリのコアイメージを CD9013 上のデータメモリに転送するには、次のような手順で行ないます。

コードメモリについても cmem コマンドで同様の操作が可能です。

転送コマンドの入力 dmem コマンドを入力すると次のようなデータ受信待機状態になります。

```
> dmem
ready for xmodem receive
send several C-x (CAN) characters to cancel
CC
```

ターミナルプログラムのファイル転送メニューから XMODEM⁸で送信してください。

```
> dmem
ready for xmodem receive
send several C-x (CAN) characters to cancel
CC
```

転送が終了すると、直ちにメモリに対するプログラムを行ないます。書き込みが終了すると次のような画面が表示されます。

```
> dmem
ready for xmodem receive
send several C-x (CAN) characters to cancel
CC
(149/14751) 1% <-- 書き込んだバイト数を表示します。
configuration has done
```

これで、ユーザーが転送したメモリイメージの書き込みがが終了しました。

⁸XMODEM-CRC(128/1024),XMODEM-checksum(128/1024) をサポートしています。

4.5.4 メモリの操作コマンド

コードメモリのダンプ アドレス 0 から 16Word 分の領域をダンプします. 続いて同じ領域を 2 進ダンプします.

```
> cd 0
000    000A    0014    001E    0028    0032    0005    0006    0007
010    0008    0009    000A    000B    000C    000D    000E    000F
> cdb 0 f
000 0000000000010000 0000000000100000 0000000000110000 0000000000101000
008 0000000000110010 0000000000000101 0000000000000110 0000000000000111
010 0000000000001000 0000000000001001 0000000000001010 0000000000001011
018 0000000000001100 0000000000001101 0000000000001110 0000000000001111
```

データメモリのダンプおよび入力 アドレス 0 から 16Word 分の領域をダンプします. 続いて同じ領域を先頭から 3Word 書き換えてから, 表示します.

```
> dd 0
000    000A    0014    001E    0028    0032    0005    0006    0007
010    0008    0009    000A    000B    000C    000D    000E    000F
> de 0
000 = 000A : 10
002 = 0014 : 20
004 = 001E : 30
006 = 0028 :
> dd 0
000    0010    0020    0030    0028    0032    0005    0006    0007
010    0008    0009    000A    000B    000C    000D    000E    000F
```

4.5.5 FPGA のピンの状態をモニタする

FPGA の IO ピンの状態をバウンダリスキャンを利用してモニタします。下の例では, pin11, pin12, pin13 をモニタしています。

```
> pin 11
11: out = 0, ctrl = 1, in = 1 <-- ctrl =1 then Out is Hiz
> pin 12
12: out = 0, ctrl = 1, in = 1
> pin 13
13: out = 0, ctrl = 1, in = 1
> pin 11 13
11: out = 0, ctrl = 1, in = 1
12: out = 0, ctrl = 1, in = 1
13: out = 0, ctrl = 1, in = 1
> pin 11; pin 12; pin 13
11: out = 0, ctrl = 1, in = 1
12: out = 0, ctrl = 1, in = 1
13: out = 0, ctrl = 1, in = 1
```

ctrl=1 は出力バッファが HiZ の状態であることを示します。上の例ではすべてのピンが入力に定義されていて, Hi が入力されていることがわかります。

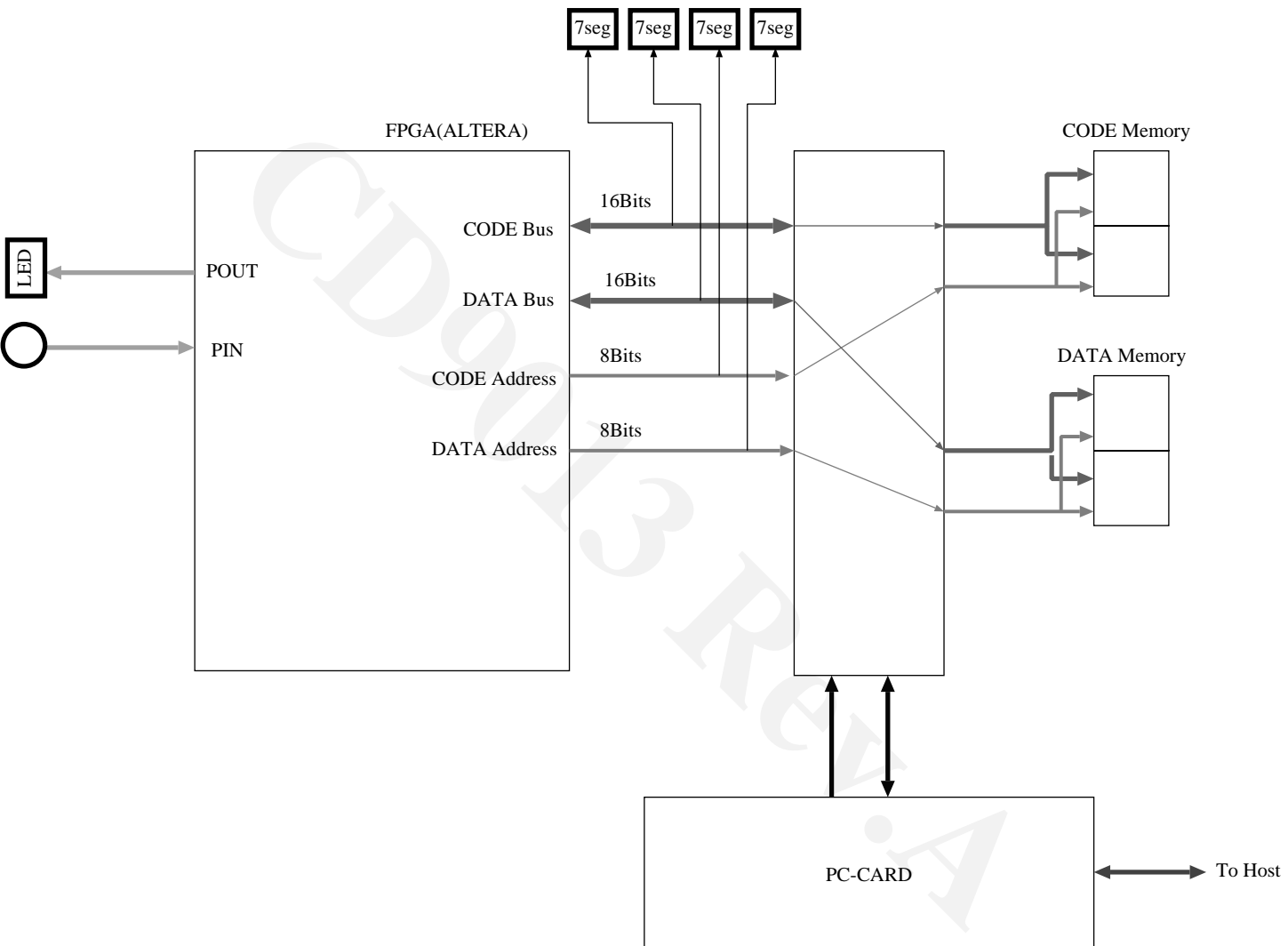
5 FPGA を設計する場合

ユーザーが独自の FPGA を設計する場合、CD9013 の機能を利用するために守らなければならない約束事があります。例えばスイッチを ON/OFF すると LED が点灯/消灯する回路を実装する場合には、基板上でスイッチと LED が接続されているピンを選択する必要があります。

これらのピンアサインは、添付された回路図から読みとってください。

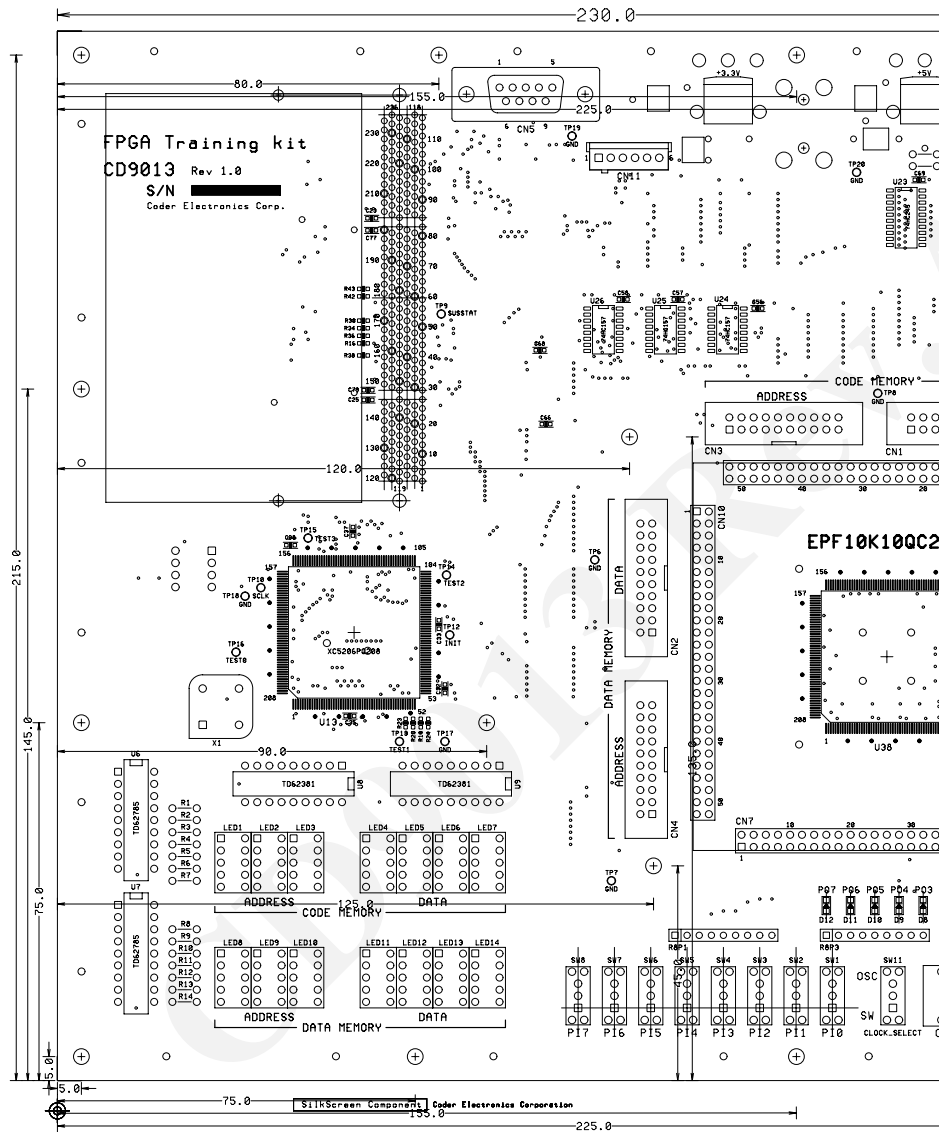
CD9013 Rev.A

以下にCD9013のブロック図を示します。回路図を読む場合の参考にしてください。



6 参考外形図

本キットは下図⁹のような構成となっています。



⁹実際の基板は、若干構成が異なる場合があります。

7 基本仕様

以下本キットの基本仕様¹⁰です。

構造	携帯ケース収納構造
論理入力	スイッチ × 11 個 (内プッシュスイッチ 2 個)
論理出力	信号観測用ピンヘッダ
表示出力	LED × 22 個 (内 7 セグメント LED14 個)
クロック	2 系統 (10MHz クロックオシレータもしくはプッシュスイッチによる)
インターフェース	EIA232D × 1
スタティック RAM	256 ワード × 2
電源	AC アダプタ × 1
消費電力	20W 以下 (非動作時)
外形寸法	260 × 330 × 120mm (幅 × 奥行き × 高さ)
付属品	EIA232D ケーブル (Dsub9 ピンクロスケーブル/3m), 取り扱い説明書

¹⁰構成は、特殊なご要求や改良のため予告なく変更される場合があります。

8 お問い合わせ先

開発・販売元

〒165

中野区大和町 3-44-5

コーダ電子株式会社

phone +81-3-3337-7734 fax +81-3-3337-7786

E-Mail: fpga-support@coder.co.jp

企画・概念設計

〒259-12 神奈川県平塚市北金目 1117

東海大学 工学部 通信工学科

助教授 清水尚彦

TEL: +81-463-58-1211 FAX: +81-463-58-8320