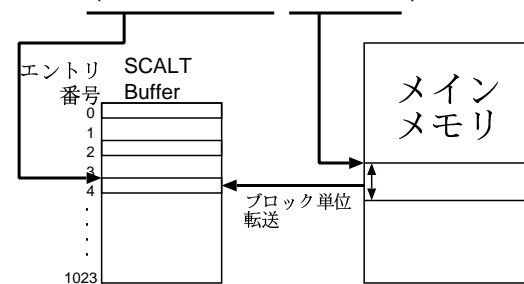


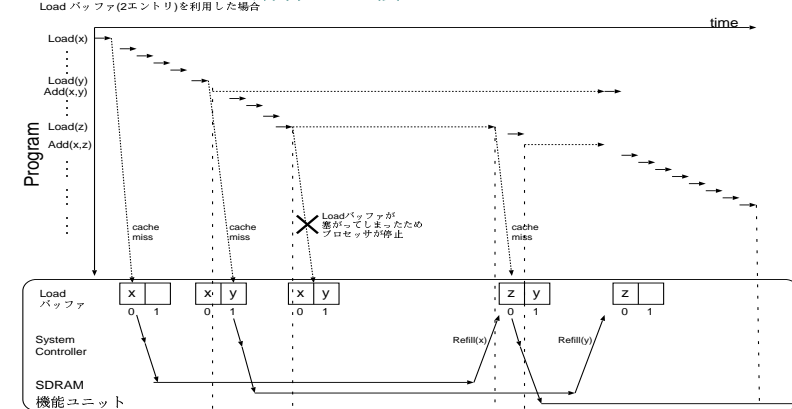
メモリレイテンシ隠蔽アーキテクチャ(SCALT)

- CPUの高速化に伴う相対的なレイテンシを隠蔽する
- 現状のレイテンシ隠蔽技術はLoad / Storeバッファの個数が限界を決めてしまう
- メモリ空間にマッピングして利用する高速SRAM領域とバッファ-メモリ間転送命令によってソフトウェアによるレイテンシを隠蔽を提案し、高速化を目指す。

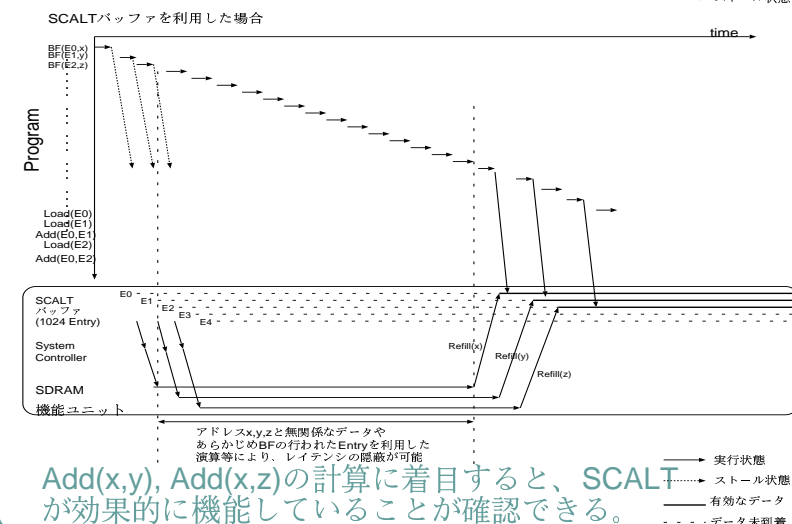
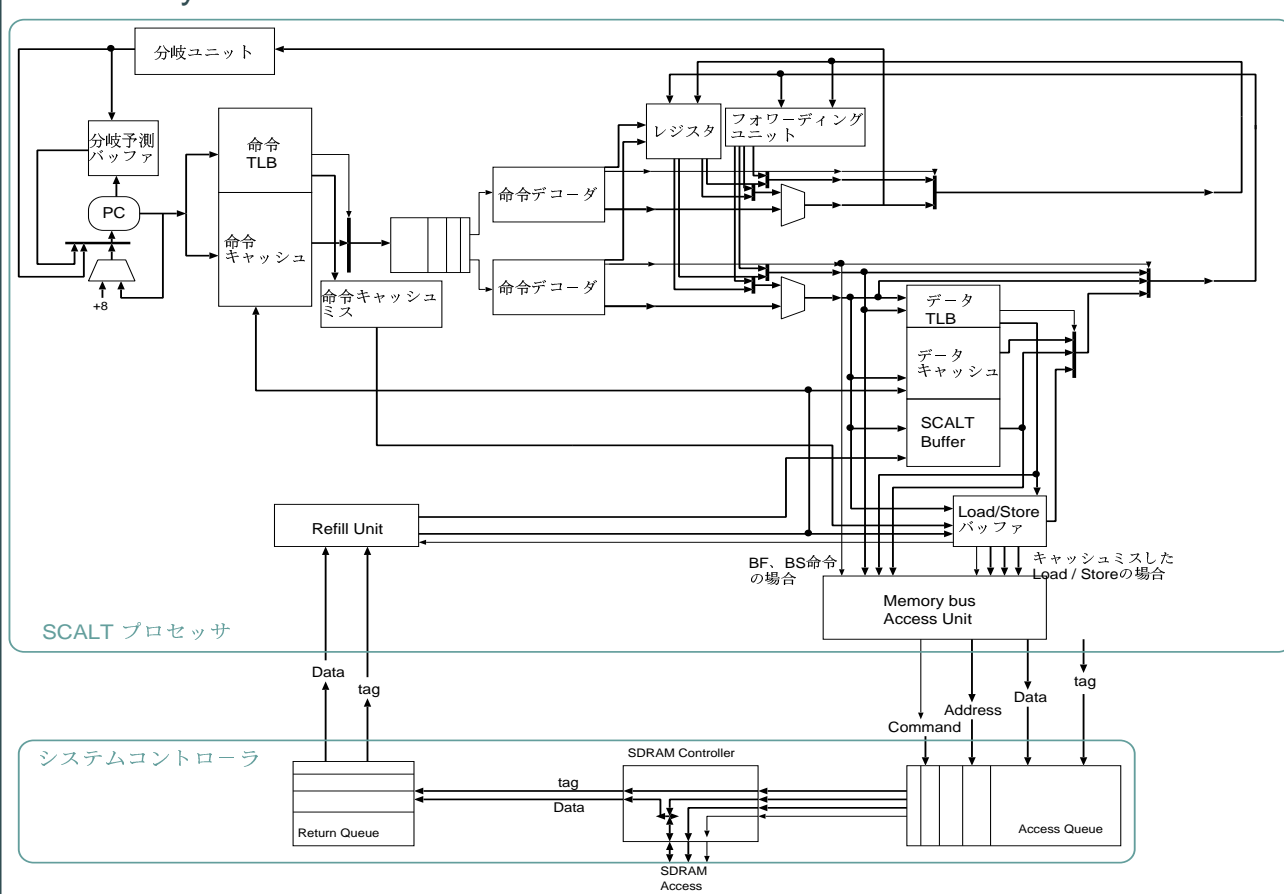
転送命令 - Buffer fetch BF(エン트리番号,アドレス)



キャッシュベースのシステムとSCALTシステムとのプログラムの動作を比較



SCALT System



アドレスx,y,zと無関係なデータやあらかじめBFの行われたEntryを利用した演算等により、レイテンシの隠蔽が可能
Add(x,y), Add(x,z)の計算に着目すると、SCALTが効果的に機能していることが確認できる。

SCALTシステムの性能(STREAMベンチマーク)

