

次代の組み込み技術者育成の実践教育

東海大学電子情報学部
コミュニケーション工学科
清水尚彦研究室

URL: <http://shimizu-lab.dt.u-tokai.ac.jp/>
Email: nshimizu@keyaki.cc.u-tokai.ac.jp

望まれる組み込み技術者像は？

- * 市場価値への敏感な嗅覚
- * 製品価値を高めるセンス
- * トップダウンの機能分析
- * 適切なハード・ソフトトレードオフの設計
- * 開発スケジュールの見積り
- * サブプロジェクト管理能力

エンジニア教育には何が必要？

OJTは今でも有効か？



OJTでシステム全体を理解する
スーパーエンジニアは育つか？

ホワイトボックス化の教育

技術習得に近道なし

- * 理論を理解し
- * 優れた例題を読み
- * 実践演習する



清水研究室の教育方針

- * 動くものを作る
- * 楽しいことをやる
- * やってみせる

Why, What, Howを指導者が示す
やっていることの価値を教える

もの作りの楽しさ、達成感を大切に

楽しくなければ頑張れない

まねから学ぶ

PDP-11/40互換プロセッサ

旧DEC社PDP-11/40命令互換プロセッサ「POP-11/40」を開発

GCCクロスコンパイル環境を構築 <http://shimizu-lab.dt.u-tokai.ac.jp/>

リアルタイムOS「proc」を移植 <http://www.nilsenelektronikk.no/>

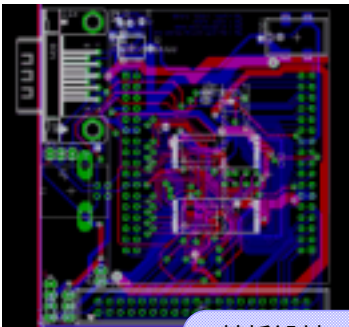
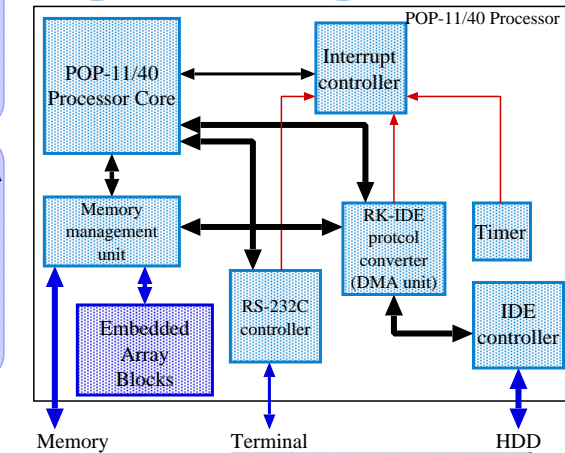
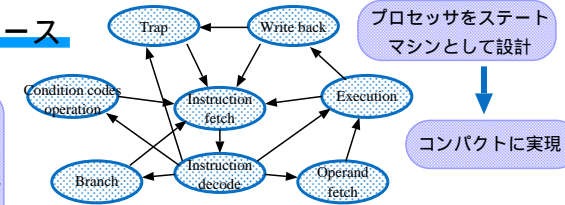
Icarus VerilogによるUNIX V6命令トレース

設計の流れ

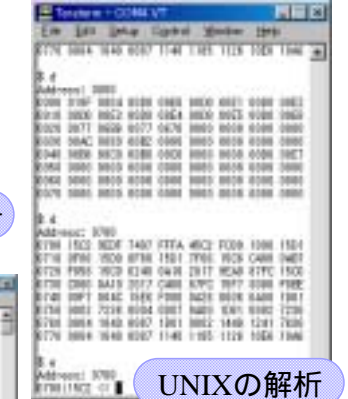
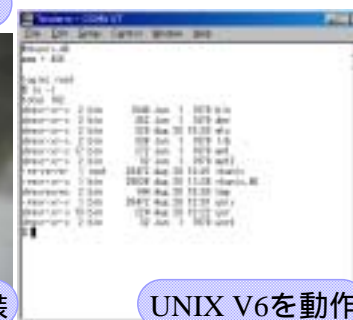
SFLを用いて論理設計
sfl2v1を用いてSFL Verilogに変換
Icarus Verilogを用いて論理シミュレーション
GTKwaveを用いて波形シミュレーション
QuartusIIを用いてFPGAに実装
Eagleを用いて基板設計

フリーかつスマートなコンピュータシステム
設計・シミュレーション環境を構築

高抽象度HDLであるSFLで設計し、
シミュレーションに強いVerilogに変換する
ことで開発がスムーズに



- ・ プロセッサコア
 - ・ メモリ管理ユニット
 - ・ 乗除算コプロセッサ
 - ・ 割り込みコントローラ
 - ・ IDEコントローラ etc...
- システム全てをHDLで設計



開発言語：SFL、Verilog
論理規模：
ALTERA Cyclone に
およそ2800LE