

リアルタイムハードウェアMP3エンコーダ

目的

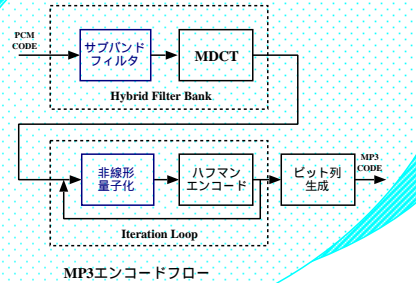
携帯機器で高音質なMP3のレコーディングを行いたい

組み込み向けの小さなCPUでMP3エンコーディングをソフトウェアで行うと・・・

リアルタイム化が困難であったり、大きな電力が必要

低電力で高速にリアルタイムエンコード可能なハードウェアの設計

現時点ではサブバンドフィルタ、非線形量子化の部分をハードウェア化



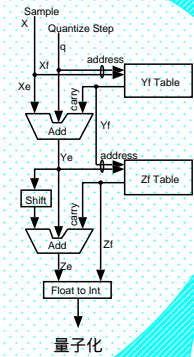
MP3エンコードフロー

回路

量子化には以下に示す複雑な計算が必要

$$Z = N \cdot \text{INT} \left(\left(\frac{|Y|}{24} \right)^{\frac{1}{2}} - 0.0916 \right)$$

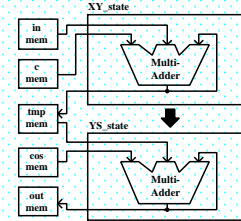
この演算を整数演算のみを用いて高速&コンパクトに実現



量子化

サブバンドフィルタはPCMデータを32の周波数帯(サブバンド)に分解

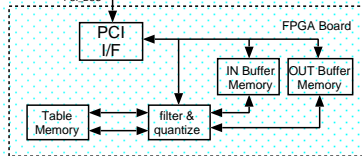
積和演算器の利用による高速低電力演算、COSテーブルの周期性による計算量の半減



サブバンドフィルタ

デモ

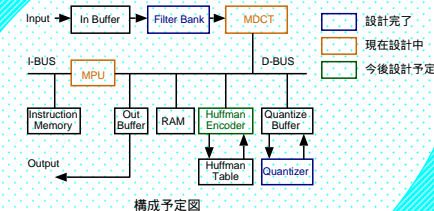
デモンストレーションハードウェア構成



FPGA : ALTERA Stratix EP1S10F780C7ES
 PCI I/F : 研究室所有IP
 PC : Pentium200MHz, Memory 64MB
 kernel : Linux 2.4.7-10

PCI/インターフェイス 早稲穂康 清水俊彦
 EDSF/Air2003 FPGA/PLD Design Conference IPフリーマーケット

順次ハードウェア化を行っていく予定



構成予定図

設計済分回路規模見積り

total LE (PCI込み)	3297
メモリ (PCI込み)	141824 bit

USB専用プロセッサを持つUSBデバイスコントローラの設計

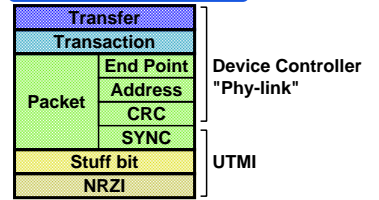
USB2.0ハイスピードへの展開を考慮し、インターフェースにUTMIを採用

USBプロトコル制御に特化したプロセッサを設計

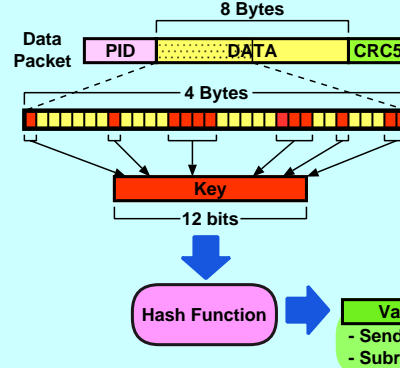
ハッシュ関数を使用した高速なリクエスト判別

デバイスコントローラと共にFS用UTMIを設計
 フルスピード(12MHz)で正常動作を確認

USBプロトコルの切り分け



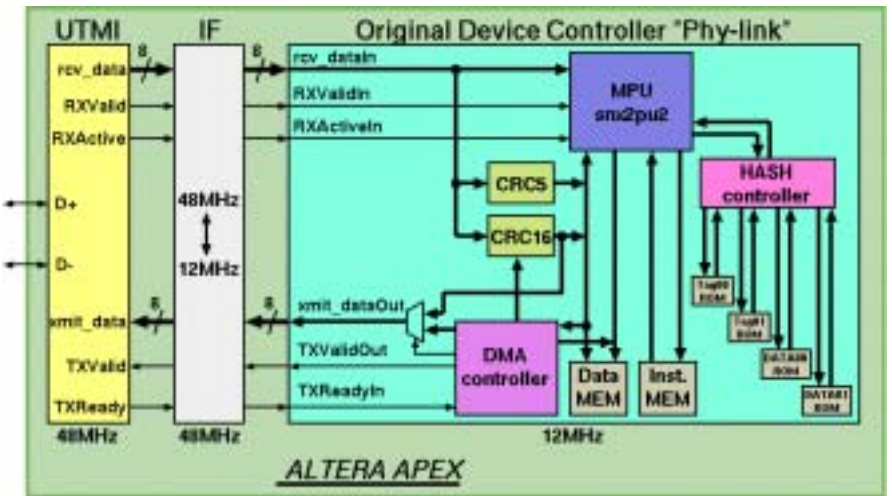
ハッシュ関数を使用したリクエスト判別



USBアナライザによる動作確認



ブロック図



実装結果

	"UTMI互換IF"+"Phy-link"	Original USB-IF "Iヨヨヨ" + Original RISC Processor "SNX"
Device	APEX20KE EP20K160EFC484-3	APEX20KE EP20K160EFC484-3
Total logic elements	2,163 / 6,400	1,645 / 6,400
Total memory bits	33,848 / 81,920	32,768 / 81,920
USBゲームパッドとして実装した場合のファームウェアステップ数	142	248